

2

(d)

BAR CODE READER

Patent Number: JP4362796
Publication date: 1992-12-15
Inventor(s): TAKAYAMA YOSHIHIRO
Applicant(s): TOKYO ELECTRIC CO LTD
Requested Patent: ☐ JP4362796
Application Number: JP19910137862 19910610
Priority Number(s):
IPC Classification: G06K7/10
EC Classification:
Equivalents: JP2923375B2

Abstract

PURPOSE: To prevent incorrect data of which a decoder may perform an erroneous reading from being supplied from a counter control device to the decoder.

CONSTITUTION: This device is composed of an edge detection circuit 4 outputting a bar signal BS and a space signal SS by detecting the rise and fall of a video signal VS in a counter control device supplying count data corresponding to a bar width and a space width to a decoder, a count processing circuit 5 changing the level of a latch de video signal by synchronizing the rise of a bar code and a space signal, starting the count of a source clock SC, detecting the level of the latch de video signal by outputting a sampling signal SP at the time of final count and outputting a sample video signal SB and a binary counter 6 counting the source clock by synchronizing the sampling signal.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-362796

(43) 公開日 平成4年(1992)12月15日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 K 7/10	V	8945-5L		
	Y	8945-5L		

審査請求 未請求 請求項の数 1 (全 7 頁)

(21) 出願番号 特願平3-137862

(22) 出願日 平成3年(1991)6月10日

(71) 出願人 000003562

東京電気株式会社

東京都目黒区中目黒2丁目6番13号

(72) 発明者 高山 義弘

静岡県三島市南町6番78号 東京電気株式会社技術研究所内

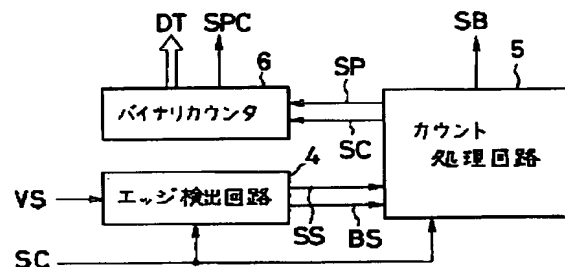
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 バーコード読取装置

(57) 【要約】

【目的】 カウンタ制御装置からデコーダに対してデコーダが誤読する虞のある不正確なデータの供給を防止する。

【構成】 デコーダにバー幅及びスペース幅に対応したカウントデータを供給するカウンタ制御装置を、ビデオ信号VSの立上り及び立下りを検出してバー信号BS及びスペース信号SSを出力するエッジ検出回路4と、バー信号及びスペース信号の立上りに同期してラッチ・ド・ビデオ信号のレベルを変化させるとともにソースクロックSCのカウントを開始させ、最終カウント時にサンプリング信号SPを出力してラッチ・ド・ビデオ信号のレベルを検出し、サンプルビデオ信号SBを出力するカウント処理回路5と、サンプリング信号に同期してソースクロックをカウントするバイナリカウンタ6で構成している。



【特許請求の範囲】

【請求項1】 バーとスペースの組合わせからなるバーコードを光学的に読取るバーコードスキャナーと、このバーコードスキャナーからの読取信号を2値化するとともにその2値化データをバー及びスペースを示すビデオ信号として出力する2値化回路と、この2値化回路からのビデオ信号を取込み、そのビデオ信号のバー幅及びスペース幅を示すバイナリカウントデータを出力するカウンタ制御装置と、このカウンタ制御装置からのバイナリカウントデータをデコードするデコーダからなり、前記カウンタ制御装置は、前記2値化回路からのビデオ信号の立上り及び立下りのエッジを検出して時間幅の短いバー信号及びスペース信号を交互に出力するエッジ検出回路と、このエッジ検出回路からのバー信号及びスペース信号に忠動して2値化する信号を発生すると共にそのバー信号及びスペース信号の隣合う信号間隔の最小幅を規定する値に基づいてサンプリング信号を発生し、そのサンプリング信号で2値化する信号のレベルを検出し、その検出レベルに対応したレベルのサンプルビデオ信号を前記デコーダに出力するカウント処理回路と、このカウンタ処理回路からのサンプリング信号の間隔をクロックによりカウントしバイナリカウントデータを出力するバイナリカウンタとからなり、前記デコーダは前記カウンタ制御装置からのバイナリカウントデータとサンプルビデオ信号によりデータの有効、無効を判断してデコードすることを特徴とするバーコード読取装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、バーコード読取装置の改良に関する。

【0002】

【従来の技術】 例えば昭和55年特許願第501469号（昭和56年国内公表第500514号）のものは、ビデオ信号のバー幅及びスペース幅を示すバイナリカウントデータを出力するカウンタ制御チップと、このチップからのバー幅及びスペース幅をカウントしたデータに対して所定の関係を供給し、該関係が満足したときにはいつでも有効キャラクタ及び無効キャラクタを発生する回路を含むデコーダチップと、このデコーダチップから受信した有効キャラクタと無効キャラクタを区別する回路を含むフレーム制御チップと、このフレーム制御チップに接続されそのフレーム制御チップによる有効キャラクタの区別に応答して有効キャラクタを処理するマイクロプロセッサチップにより構成され、カウンタ制御チップにおいてはバー及びスペースの変遷間隔が最大規格値（例えば1280カウント）より大であれば無効カウントとしてエラー処理し、また変遷間隔が最小規格値（例えば350ナノ秒）より近づかないようにしている。すなわち第1の変遷間隔データを受けてから最小規格値に達するまでの期間内に入力された変遷データは無視さ

れ、その期間を越えた時点で変遷するデータを次のデータとして処理するようになっていた。

【0003】

【発明が解決しようとする課題】 この従来装置では図6の(a)にビデオ信号を示すように、変遷間隔が最小規格値より小である第1の変遷データをバーB1とし、次に入力される最小規格値を満足する間隔の第2の変遷データをスペースS1とし、続いて入力される最小規格値を満足する間隔の第3の変遷データをバーB2とし、さらに続いて入力される最小規格値を満足する間隔の第4の変遷データをスペースS2とすると、カウンタ制御チップのバイナリカウンタは図6の(b)に示すようにバーB1からカウントを開始し、スペースS1、バーB2までカウントし続け、スペースS2を受けて新たなカウントを開始する制御を行う。

【0004】 従って例えば第1の変遷データがノイズであった場合にノイズ増幅の作用が働き、その結果図6の(c)にサンプルビデオ信号を示すように本来正常なデータである第2、第3の変遷データのスペースS1、バーB2の情報が削除された信号となってしまう問題があった。すなわちカウンタ制御チップは次段のデコーダチップに対してデコーダが誤読する虞がある不正確なデータを供給する問題があった。

【0005】 そこで本発明は、カウンタ制御装置からデコーダに対してデコーダが誤読する虞のある不正確なデータの供給を防止できるバーコード読取装置を提供しようとするものである。

【0006】

【課題を解決するための手段】 本発明は、バーとスペースの組合わせからなるバーコードを光学的に読取るバーコードスキャナーと、このバーコードスキャナーからの読取信号を2値化するとともにその2値化データをバー及びスペースを示すビデオ信号として出力する2値化回路と、この2値化回路からのビデオ信号を取込み、そのビデオ信号のバー幅及びスペース幅を示すバイナリカウントデータを出力するカウンタ制御装置と、このカウンタ制御装置からのバイナリカウントデータをデコードするデコーダからなり、カウンタ制御装置は、2値化回路からのビデオ信号の立上り及び立下りのエッジを検出して時間幅の短いバー信号及びスペース信号を交互に出力するエッジ検出回路と、このエッジ検出回路からのバー信号及びスペース信号に忠動して2値化する信号を発生すると共にそのバー信号及びスペース信号の隣合う信号間隔の最小幅を規定する値に基づいてサンプリング信号を発生し、そのサンプリング信号で2値化する信号のレベルを検出し、その検出レベルに対応したレベルのサンプルビデオ信号をデコーダに出力するカウント処理回路と、このカウント処理回路からのサンプリング信号の間隔をクロックによりカウントしバイナリカウントデータを出力するバイナリカウンタとからなり、デコーダ

3

はカウンタ制御装置からのバイナリカウントデータとサンプルビデオ信号によりデータの有効、無効を判断してデコードするものである。

【0007】

【作用】このような構成の本発明においては、カウンタ制御装置は、2値化回路からビデオ信号が入力されると、そのビデオ信号の立上り及び立下りのエッジを検出して時間幅の短いバー信号及びスペース信号を交互に出力する。このバー信号及びスペース信号はカウンタ処理回路に入力し、カウンタ処理回路はそのバー信号及びスペース信号に反応して2値化する信号を発生する。またそのバー信号及びスペース信号の隣合う信号間隔の最小幅を規定する値に基づいてサンプリング信号を発生し、そのサンプリング信号で2値化する信号のレベルを検出し、その検出レベルに対応したレベルのサンプルビデオ信号をデコーダに出力する。カウンタ処理回路からサンプリング信号がバイナリカウンタに供給され、バイナリカウンタはサンプリング信号の間隔をクロックによりカウントしバイナリカウントデータを出力する。そしてデコーダはカウンタ制御装置からのバイナリカウントデータとサンプルビデオ信号によりデータの有効、無効を判断してデコードする。

【0008】

【実施例】以下、本発明の実施例を図面を参照して説明する。

【0009】図1に示すように例えば商品に付されたバーコードラベルからバーコードをバーコードスキャナ1によって光学的に読取りアナログな電圧信号として2値化回路2に供給している。前記バーコードスキャナ1は例えばレーザ発振素子からのレーザビームでバーコードラベル上を走査し、その反射光を受光センサで受光し、その受光センサ出力を増幅器で増幅してアナログな電圧信号を出力する構成になっている。

【0010】前記2値化回路2は予め設定されたスレッシュホールドレベルに基づいて入力される電圧信号を2値化し、その2値化信号をビデオ信号VSとしてカウンタ制御装置3に供給している。例えばバーコードのバーをハイレベル、スペースをローレベルとして2値化している。

【0011】前記カウンタ制御装置3は図2に示すようにエッジ検出回路4、カウンタ処理回路5及びバイナリカウンタ6からなり、前記エッジ検出回路4で入力されるビデオ信号VSの立上りをソースクロック発振器7からのソースクロックSCの立上りに同期して検出しソースクロックSCの1周期に対応した短い時間幅のバー信号BSを出力すると共に、ビデオ信号VSの立下りをソースクロックSCの立上りに同期して検出しソースクロックSCの1周期に対応した短い時間幅のスペース信号SSを出力している。すなわち前記エッジ検出回路4はバー信号BS及びスペース信号SSを交互に発生するよ

4

うになっている。そして前記エッジ検出回路4から発生するバー信号BS及びスペース信号SSを前記カウンタ処理回路5に供給している。

【0012】前記カウンタ処理回路5は内部に最小値シーケンス・カウンタを設け、バー信号BS及びスペース信号SSが入力されるとその立上りに同期して内部で生成するラッチ・ド・ビデオ信号をハイレベル及びローレベルに変化させるとともに前記最小値シーケンス・カウンタにソースクロックSCのカウントを開始させるようになっている。前記最小値シーケンス・カウンタはバー及びスペースの最小値期間を保証するもので、予め設定された数をカウントするとカウンタ動作を停止し次のソースクロックSCで自らクリアして次のカウンタ動作に待機するようになっている。また前記最小値シーケンス・カウンタは最終カウント時にサンプリング信号SPを出力するようになっている。

【0013】そして前記カウンタ処理回路5は最小値シーケンス・カウンタがサンプリング信号SPを出力するタイミングで前記ラッチ・ド・ビデオ信号のレベルを検出し、そのレベルに対応したレベルのサンプルビデオ信号SBを出力するようになっている。

【0014】前記バイナリカウンタ6は前記カウンタ処理回路5からソースクロックSCとサンプリング信号SPが入力され、ソースクロックSCをカウントするとともにサンプリング信号SPの入力によりソースクロックSCに同期してクリアされ再度ソースクロックSCをカウントするようになっている。すなわち前記バイナリカウンタ6はサンプリング信号SPと次のサンプリング信号SPの立下り間をカウントするようになっている。そして前記バイナリカウンタ6からカウントデータDTとソースクロックSCに同期したサンプリングクロックSPCが出力されるようになっている。

【0015】前記カウンタ制御装置3のカウント処理回路5から出力されるサンプルビデオ信号SB及びバイナリカウンタ6から出力されるカウントデータDT及びサンプリングクロックSPCをデコーダ8に供給している。

【0016】前記デコーダ8はサンプルビデオ信号SB、カウントデータDT及びサンプリングクロックSPCに基づいてバーコードのバーとスペースからバーコードのキャラクタをデコード、すなわち解読してマイクロプロセッサ9に出力するようになっている。なお、前記デコーダ8としてはソフトウェアでデコード処理するものでもハードウェアロジックを使用してデコード処理するものでもよく、高速処理が要求されるものでは通常ハードウェアロジックが使用されている。

【0017】前記マイクロプロセッサ9は前記デコーダ8による解読結果に基づいて所望の処理、例えば商品販売登録装置に適用されたときには商品販売登録処理を行うことになる。

5

【0018】このような構成の実施例においては、2値化回路2から例えば図3の(b)に示すようにパース幅及びスペース幅が正常なビデオ信号VSがカウンタ制御装置3に入力されると、カウンタ制御装置3のエッジ検出回路4はパースの部分についてはビデオ信号VSの立上りを図3の(a)に示すソースクロックSCの立上りに同期して検出し図3の(c)に示すようなパース信号BSを出力する。これによりカウント処理回路5は図3の(e)に示すように最小値シーケンス・カウンタのカウント動作を開始させる。また図3の(f)に示すようにラッチ・ド・ビデオ信号をハイレベルに変化させる。

【0019】そして最小値シーケンス・カウンタの最終カウント時に図3の(g)に示すようにサンプリング信号SPが発生してラッチ・ド・ビデオ信号のハイレベル状態を検出する。これによりカウント処理回路5は図3の(h)に示すようにサンプルビデオ信号SBをハイレベルに立上げる。

【0020】その後最小値シーケンス・カウンタがカウント動作を停止してクリアされた後にビデオ信号VSが立下がると、エッジ検出回路4はビデオ信号VSの立下りをソースクロックSCの立上りに同期して検出し図3の(d)に示すようなスペース信号SSを出力する。これによりカウント処理回路5は図3の(e)に示すように最小値シーケンス・カウンタのカウント動作を開始させる。また図3の(f)に示すようにラッチ・ド・ビデオ信号をローレベルに変化させる。

【0021】そして最小値シーケンス・カウンタの最終カウント時に図3の(g)に示すようにサンプリング信号SPが発生してラッチ・ド・ビデオ信号のローレベル状態を検出する。これによりカウント処理回路5は図3の(h)に示すようにサンプルビデオ信号SBをローレベルに立下げる。

【0022】またこのときバイナリカウンタ6は2つのサンプリング信号SPの立下り間をカウントしそのカウントデータDTをデコーダ8に供給する。またカウント処理回路5はサンプルビデオ信号SBをデコーダ8に供給する。

【0023】こうしてデコーダ8はカウンタ制御装置3からのサンプルビデオ信号SB、カウントデータDT及びサンプリングクロックSPCに基づいてパースコードのキャラクタを正確にデコードしてマイクロプロセッサ9に出力することになる。

【0024】また2値化回路2から図4の(b)に示すようにスペース期間中にノイズN1がパースの形で介在したビデオ信号VSがカウンタ制御装置3に入力されることがあると、エッジ検出回路4はビデオ信号VSの立上り、すなわちノイズN1の立上りを図4の(a)に示すソースクロックSCの立上りに同期して検出し図4の(c)に示すようなパース信号BSを出力する。これによりカウント処理回路5は図4の(e)に示すように最小値シーケ

6

ンス・カウンタのカウント動作を開始させる。また図4の(f)に示すようにラッチ・ド・ビデオ信号をハイレベルに変化させる。

【0025】そしてノイズN1の時間幅は短いので最小値シーケンス・カウンタがカウント動作を停止してクリアされる前に図4の(b)に示すようにビデオ信号VSが立下り、これによりエッジ検出回路4から図4の(d)に示すようにスペース信号SSが発生してカウント処理回路5に供給される。カウント処理回路5はスペース信号SSが入力されると図4の(f)に示すようにラッチ・ド・ビデオ信号をローレベルに変化させる。その後最小値シーケンス・カウンタの最終カウント時に図4の(g)に示すようにサンプリング信号SPが発生するとラッチ・ド・ビデオ信号のローレベル状態を検出する。従ってサンプルビデオ信号SBは図4の(h)に示すようにハイレベルとはならずローレベル状態を保持する。

【0026】そしてサンプリング信号SPによりバイナリカウンタ6はカウント動作を開始する。このカウント動作は次にパースのビデオ信号が来てサンプリング信号SPが発生するまで継続されることになる。

【0027】こうしてビデオ信号VSのスペース中に最小値に満たない時間幅のノイズN1がパースの形で介在してもそのノイズN1はカウンタ制御装置3により除去される。しかしデコーダ8に供給される情報は第1は正常なスペースとそのバイナリ変換された間隔幅カウントデータであり、第2はノイズを拾った同じくスペースとノイズ発生時点から次のパースまでの間隔幅カウントデータである。従ってデコーダ8は第1及び第2のデータを受信して両者がともにスペースとなっていることから誤読すること無くエラーにすることができる。

【0028】また2値化回路2から図5の(b)に示すようにパースの期間中にノイズN2がスペースの形で介在したビデオ信号VSがカウンタ制御装置3に入力されると、エッジ検出回路4は先ずビデオ信号VSの立上りを図5の(a)に示すソースクロックSCの立上りに同期して検出し図5の(c)に示すパース信号BSを出力する。これによりカウント処理回路5は図5の(e)に示すように最小値シーケンス・カウンタのカウント動作を開始させる。また図5の(f)に示すようにラッチ・ド・ビデオ信号をハイレベルに変化させる。

【0029】そしてその後すぐにビデオ信号VSが立下がるのでエッジ検出回路4によりビデオ信号VSの立下りがソースクロックSCの立上りに同期して検出され図5の(d)に示すようにスペース信号SSが出力される。これにより図5の(f)に示すようにラッチ・ド・ビデオ信号はローレベルに変化される。

【0030】さらにその後すぐにビデオ信号VSが立上るのでエッジ検出回路4により再度ビデオ信号VSの立上りがソースクロックSCの立上りに同期して検出され図5の(c)に示すようにパース信号BSが出力される。こ

7

れにより図5の(f)に示すようにラッチ・ド・ビデオ信号はハイレベルに変化される。

【0031】そしてラッチ・ド・ビデオ信号がハイレベルになっている状態で図5の(g)に示すようにサンプリング信号SPが発生し図5の(h)に示すようにサンプルビデオ信号SBが立上る。

【0032】その後最小値シーケンス・カウンタがカウント動作を停止してクリアされた後にビデオ信号VSが立下がると、エッジ検出回路4はビデオ信号VSの立下りをソースクロックSCの立上りに同期して検出し図5の(d)に示すようにスペース信号SSを出力する。これによりカウント処理回路5は図5の(e)に示すように最小値シーケンス・カウンタのカウント動作を開始させる。また図5の(f)に示すようにラッチ・ド・ビデオ信号をローレベルに変化させる。

【0033】そして最小値シーケンス・カウンタの最終カウント時に図5の(g)に示すようにサンプリング信号SPが発生してラッチ・ド・ビデオ信号のローレベル状態を検出する。これによりカウント処理回路5は図5の(h)に示すようにサンプルビデオ信号SBをローレベルに立下げる。

【0034】またこのときバイナリカウンタ6は2つのサンプリング信号SPの立下り間をカウントしそのカウントデータDTをデコーダ8に供給する。またカウント処理回路5はサンプルビデオ信号SBをデコーダ8に供給する。

【0035】こうしてバーに時間幅の狭いノイズが乗ったような場合はノイズがカウンタ制御装置3で除去されて正常なバー幅が読取られるので、デコーダ8はカウンタ制御装置3からのサンプルビデオ信号SB、カウントデータDT及びサンプリングクロックSPCに基づいてバーコードのキャラクタを正確にデコードしてマイクロ

8

プロセッサ9に出力することになる。

【0036】なお、バイナリカウンタ6はバー幅やスペース幅が最大値を越えたときにエラー信号を出力することもできる。すなわち最大値をカウント数で予め設定し、バイナリカウンタ6がそのカウント数に達するとカウント動作を停止し、別のクロックでそのカウントデータをデコーダ8に出力すればよい。この別のクロックはソースクロックSCを分周したものでよい。そしてこのときカウント処理回路5ではラッチ・ド・ビデオ信号のレベルは変化しないのでサンプルビデオ信号SBのレベルが同じままデコーダ8に出力される。これによりデコーダ8は容易にエラーにすることができる。

【0037】

【発明の効果】以上詳述したように本発明によれば、カウンタ制御装置からデコーダに対してデコーダが誤読する虞のある不正確なデータの供給を防止できるバーコード読取装置を提供できるものである。

【図面の簡単な説明】

【図1】本発明の実施例を示すブロック図。

【図2】同実施例におけるカウンタ制御装置の構成を示すブロック図。

【図3】同実施例の信号処理例を示すタイミング波形図。

【図4】同実施例の信号処理例を示すタイミング波形図。

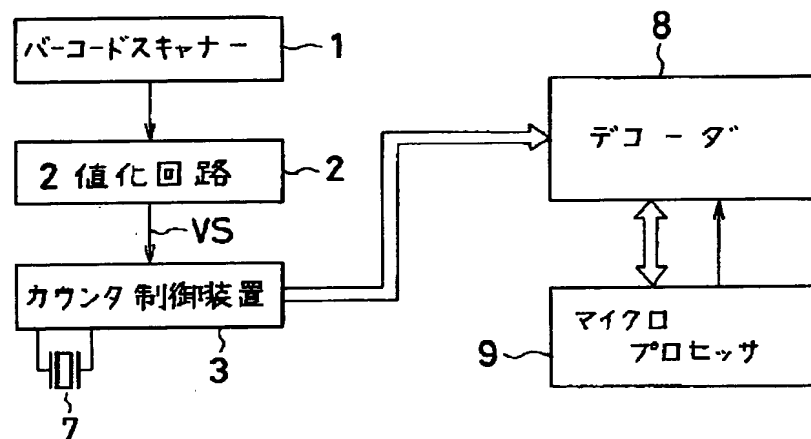
【図5】同実施例の信号処理例を示すタイミング波形図。

【図6】従来の信号処理例を示すタイミング波形図。

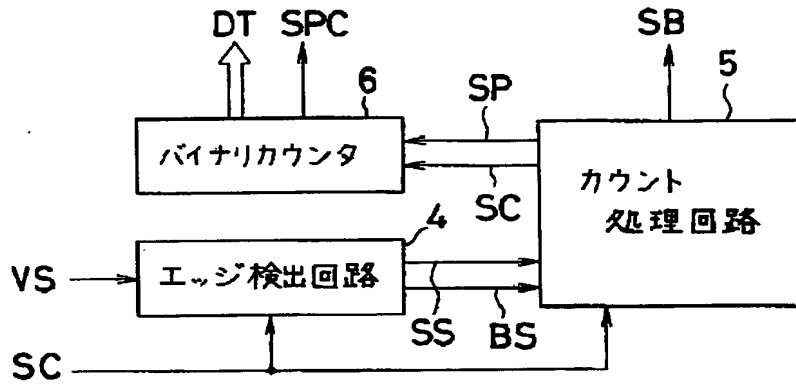
【符号の説明】

1…バーコードスキャナ、2…2値化回路、3…カウンタ制御装置、4…エッジ検出回路、5…カウント処理回路、6…バイナリカウンタ、8…デコーダ。

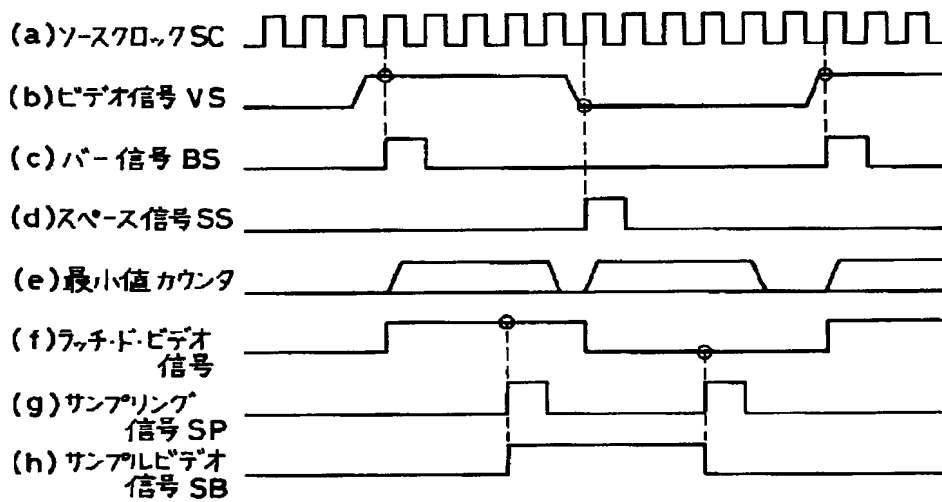
【図1】



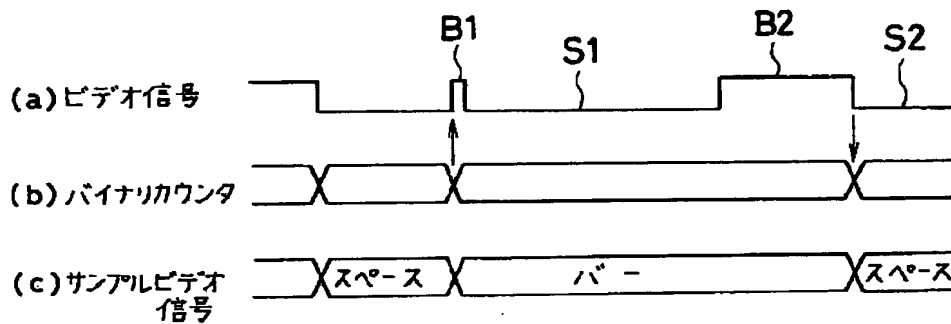
【図2】



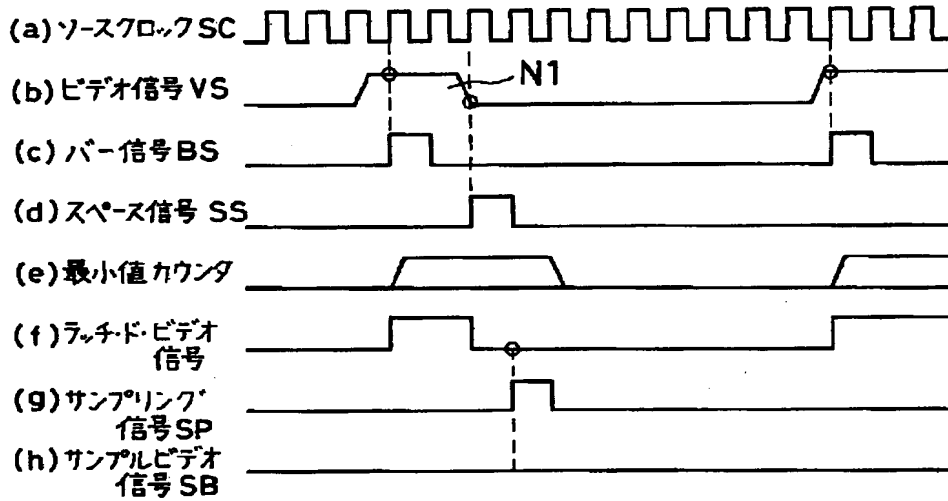
【図3】



【図6】



【図4】



【図5】

